

Министерство Транспорта Российской Федерации
Федеральное Агентство Железнодорожного Транспорта
Филиал Федерального государственного бюджетного образовательного
учреждения высшего образования
«Самарский государственный университет путей сообщения» в г. Саратове
филиал СамГУПС в г. Саратове

КУРС ЛЕКЦИЙ

МДК 01.03 Микропроцессорные системы централизации
стрелок и светофоров
для студентов дневной и заочной форм обучения по специальности 27.02.03
Автоматика и телемеханика на транспорте (железнодорожном транспорте)

Саратов 2023г.

Рассмотрено:

Цикловой методической комиссией

«Автоматика и телемеханика на транспорте»

(на железнодорожном транспорте)» 27.02.03

Протокол №

«___» _____ 2023 г.

Председатель ЦМК

_____ Глухова И.В.

Составил преподаватель

Ульянов С.Н.

Одобрено методическим советом

21.09.2023

УТВЕРЖДАЮ:

Зам. директора

По учебной работе

_____ Крижановский С.А.

Введение

На современном этапе развития железнодорожного транспорта Российской Федерации по всем направлениям его работы активно внедряются современные информационные технологии. Это касается не только изменения системы обмена информацией между различными структурными подразделениями, но и создания и внедрения в эксплуатацию микропроцессорных систем, обеспечивающих организацию управления движением поездов.

Основным требованием к системам регулирования движения поездов на железнодорожных станциях является безусловное обеспечение безопасности движения

В предлагаемом курсе лекций рассматриваются принципы построения безопасных структур микропроцессорных централизаций, структурные схемы систем МПЦ, а также принципиальные схемы управления стрелочными электроприводами и станционными светофорами.

1. Принципы построения микропроцессорных централизаций

Основным недостатком разработок электронных централизаций 60-х годов XX века было использование для построения систем элементной базы, которые не являлись перспективной. Новая элементная база появилась в середине 70-х годов, когда началось серийное производство микропроцессоров. Микропроцессоры, которые являются по существу ЭВМ на одной интегральной схеме и обладают широкими возможностями по обработке информации, стал для инженеров доступным и дешевым универсальным средством для построения самых разнообразных систем автоматики. По этой причине усилия разработчиков в нашей стране и за рубежом были направлены на создание микропроцессорных централизаций (МПЦ). Рассмотрим основные проблемы, которые возникают при этом, и методы их решения.

Эти проблемы определяются особенностями технологического процесса управления движением поездов на станции. **Его можно определить как ответственный асинхронный параллельный процесс.** Передвижения поездных единиц на станции осуществляются параллельно и независимо во времени (передвижения не синхронизируются). *Поэтому в МПЦ должна осуществляться одновременная обработка информации о нескольких маршрутах с учетом безопасности управления. Можно определить две основные группы проблемы, которые надо решать:*

1. параллельные вычисления

2. безопасность.

Реализация параллельных процессов в управляющих вычислительных системах обеспечивается последовательной, функциональной, конвейерной, матричной и мультипроцессорной обработкой информации. При последовательной обработке система имеет один процессор, в котором параллельные процессы обрабатываются фактически последовательно во времени (по очереди). Это возможно, если скорость вычислений существенно выше скорости изменения данных самого технологического процесса (например, процесса движения поезда). Тогда создается иллюзия параллельности

вычислений. При функциональной обработке система имеет несколько независимых устройств, которые одновременно выполняют различные функции. Конвейерная обработка предусматривает разбивку вычислительного процесса на несколько этапов, которые реализуются параллельно – последовательно в различных процессорах (по принципу конвейера). При матричной обработке вычисления обеспечивает матрица процессорных элементов с общей системой управления. Мультипроцессорная обработка осуществляется множеством процессоров, имеющих общие шины и общую память для обмена информации между собой.

Рассмотрим основные структурные схемы микропроцессорных систем, которые целесообразно использовать при построении МПЦ.

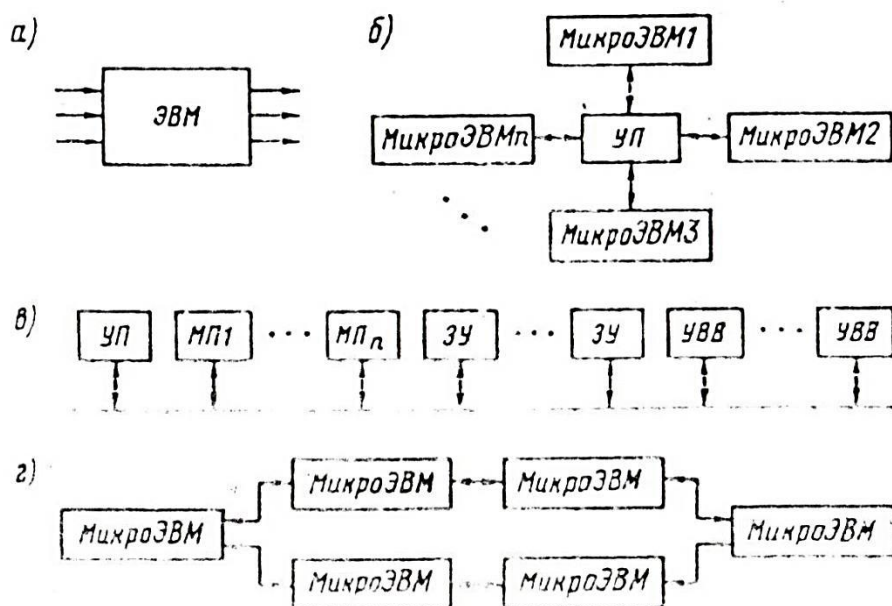


Рис. 11.16. Структурные схемы микропроцессорных централизаций

Однопроцессорную систему (рис.11.16,а) используют при последовательной обработки информации. При этом централизацию обычно называют компьютерной. Ее применяют для крупных станций с мощной ЭВМ или для малых станций, когда достаточно одной микроЭВМ. В первом случае ЭВМ, помимо задач электрической централизации, может решать и другие задачи (обрабатывать информацию, поступающую от систем считывания номеров вагонов, хранить нормативно – справочную информацию и др.). Система с

радиальной структурой (рис.11.16,б) реализует принцип функциональной обработки. Каждая микро ЭВМ служат для управления каким-нибудь районом станции. Связь между районами ЭВМ осуществляется через центральной управляющий процессор УП. **В системе с магистральной структурой** (рис.11.16,в) применяется мультипроцессорная обработка информации. Элементы системы (микропроцессоры МП, запоминающие устройства ЗУ, устройства ввода – вывода УВВ) подсоединяются к общей магистрали (шина).

Управляющий процессор УП регламентирует работу всех элементов. **В системе с сетевой структурой** (рис.11.16,г) районные микроЭВМ обмениваются информацией с соседними микроЭВМ по принципу конвейера. Сеть микроЭВМ отражает план станции , и в этом случае реализуется описанный в предыдущем разделе географический принцип, но на качественном новом уровне.

Рассмотренные структуры имеют свои достоинства и недостатки. Их следует оценивать прежде всего по сложности программного обеспечения (ПО), надежности и быстродействию. **Наиболее простым ПО обладают однопроцессорная и сетевая системы.** В первом случае нет необходимости решать проблему взаимодействия между различными процессорами. Так во втором случае эти взаимодействия очень просты – передача информации в соседние микроЭВМ. **Наилучшими свойствами по надежности обладает сетевая структура.** В ней отказ одной районной ЭВМ не исключает установку и реализацию маршрутов в других районах станции. В радиальной и магистральной структурах работа системы нарушается при отказах управляющего процессора или повреждении магистрали. Наибольшее быстродействие имеет сетевая структура, так как в ней реализуется не только конвейерный, но и функциональный принцип обработки информации. В различных районах станции маршруты обрабатываются одновременно разными микроЭВМ. Наименьшее быстродействие имеют однопроцессорная (все маршруты обрабатываются последовательно) и магистральная системы из-за ограниченной пропускной способности магистрали.

Вторая основная проблема построения МПЦ – это обеспечение безопасности. Концепция безопасности МПЦ, которая используется в большинстве случаев, состоит в следующем: одиночные дефекты аппаратных и программных средств не должны приводить к опасным отказам устройств и должны обнаруживаться при рабочих или тестовых воздействиях не позднее, чем в системе возникает второй дефект (рис.11.17).

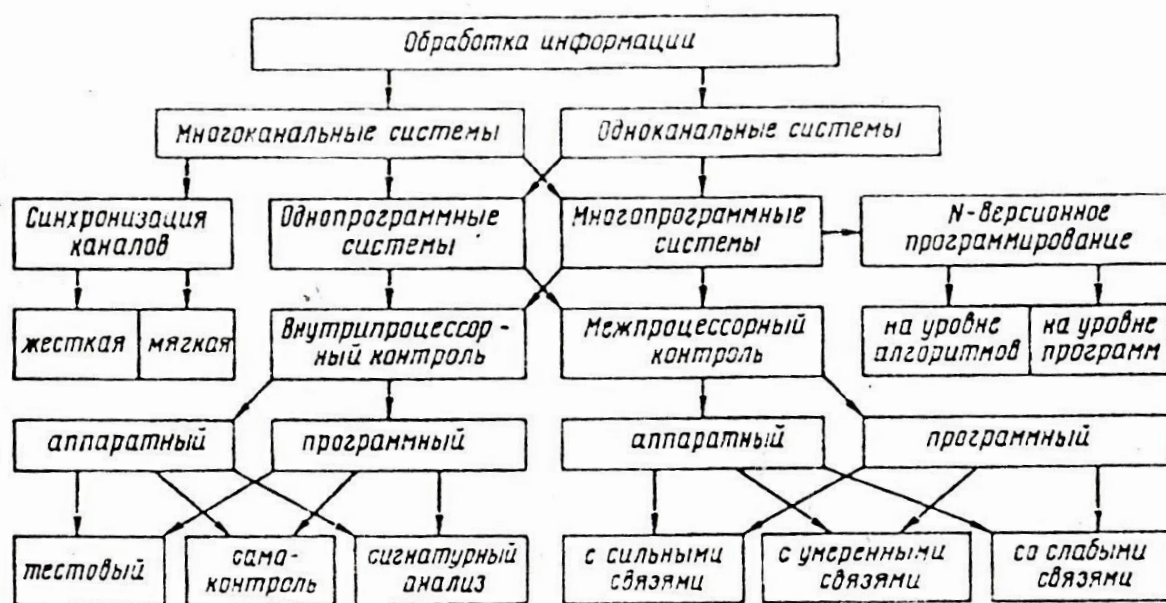


Рис. 11.17. Структурная схема классификации методов обеспечения безопасности микропроцессорных систем

Безопасность достигается благодаря резервированию аппаратных и программных средств, организации внутрипроцессорного и межпроцессорного контроля и безопасному поведению при отказах.

Резервирование аппаратных средств состоит в применении много канальных систем с жесткой или мягкой синхронизацией каналов. Сравнение результатов обработки информации в n каналах осуществляется с помощью безопасных схем сравнения. В многопрограммных системах выполняется резервирование программного обеспечения. Наилучшие результаты по безопасности в этом случае дают принципы N -версионного программирования, применяемые на уровне алгоритмов и программ.

Задачу обнаружения отказов решают внутри- и межпроцессорный контроль. Обнаруживать отказы требуется с максимально возможной глубиной и как можно быстрее. Наиболее эффективно внутрипроцессорный контроль осуществляется тестированием системы в отведенные для этого промежутки времени или применением принципов самоконтроля (самопроверяемости) и сигнатурного анализа. Межпроцессорный контроль состоит во взаимной проверке работы процессоров на уровне системных шин, памяти и выходов (контроль с сильными связями). При контроле с умеренными связями осуществляется проверка выходов. Применяется также вариант, когда один процессор реализует вычисления, а другой их проверяет (контроль со слабыми связями).

11.3. Безопасные структуры МПЦ

Существует большое разнообразие безопасных структур, которые реализуют отраженные на рис. 11.17 методы. Рассмотрим реально используемые восемь основных типов безопасных структур.

Одноканальная система с одной программой (рис. 11.18) может быть применена при организации достаточно полной проверки микроЭВМ с помощью самопроверяемых средств внутреннего контроля *ССВК* и при наличии безопасных выходных схем *БВС* для включения управляемых объектов *УО*. При возникновении отказа *ССВК* формирует сигнал Y , с помощью которого система может быть переведена в защитное состояние по входу Φ (например, отключено питание), и (или) выходы Z отключаются от *УО* с помощью *БВС*. Безопасность данной структуры зависит от эффективности способов самопроверки. Тестовые программы должны повторяться достаточно часто. Прикладные программы не должны иметь ошибок при загрузке. Целесообразно применение самопроверяемого программного обеспечения [34].

Одноканальная система с дублированной программой (рис. 11.19) использует две различные и независимые программы P_1 и P_2 для реализации одних и тех же функций. Результаты выполнения программ Z_1 и Z_2 сравниваются внешней безопасной схемой сравнения *БСС*. Уровень безопасности зависит от степени различия двух программ и от интервала времени обращения к данным.

Целесообразно, чтобы программы были написаны разными бригадами программистов и по разным алгоритмам или версиям.

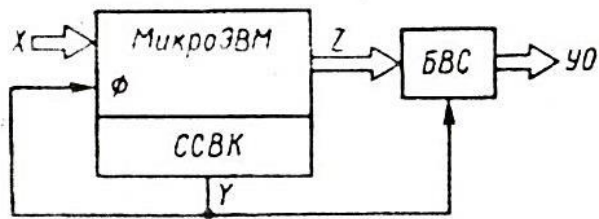


Рис. 11.18. Структурная схема одноканальной системы с одной программой

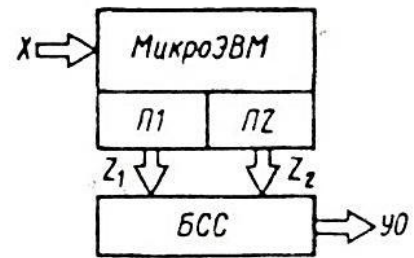


Рис. 11.19. Структурная схема одноканальной системы с двумя программами

Дублированная система со слабыми связями (рис. 11.20) состоит из двух микроЭВМ, в которых процессоры и программы могут быть не одинаковыми. Процессор ЭВМ1 реализует основные вычисления, а микроЭВМ2 их проверяет. Для этого осуществляется обмен информацией по шине W. Синхронизация каналов необязательна. Контроль работы микроЭВМ1 осуществляется благодаря наличию текстовых программ параллельными вычислениями и сравнением результатов. При обнаружении ошибки микроЭВМ2 формирует сигнал Y, и выходы микроЭВМ1 отключаются от УО.

Дублированная система с умеренными связями (рис. 11.21) включает в себя две одинаковые микроЭВМ с одинаковыми программами. Работа обоих каналов синхронизирована. Результаты обработки информации сравниваются на уровне выходов Z_1 и Z_2 с помощью БСС. Это одна из наиболее распространенных на практике безопасных структур. Минимальная кратность не обнаруживаемых отказов в ней равна двум – по данному отказу в каждой микроЭВМ, которые одинаковым образом искажают выходные сигналы Z_1 и Z_2 . Прикладные программы должны быть свободны от ошибок при загрузке. Одиночные отказы не опасны. Кратные независимые отказы могут не учитываться. Если время обнаружения отказа достаточно мало.

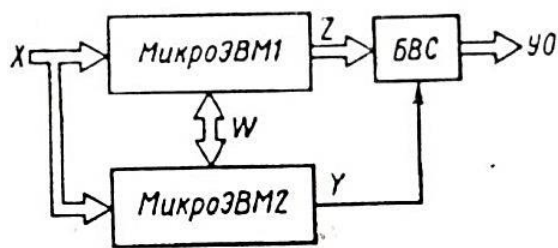


Рис. 11.20. Структурная схема дублированной системы со слабыми связями

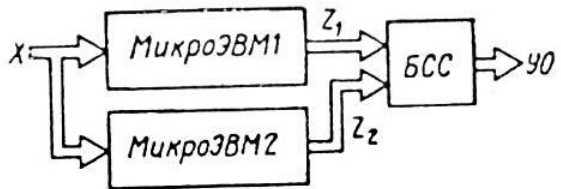


Рис. 11.21. Структурная схема дублированной системы с умеренными связями

В дублированной системе с сильными связями (рис.11.22) используют одинаковые программы в двух одинаковых микроЭВМ. Но в отличие от предыдущего случая контроль работы двух каналов осуществляется не только на уровне выходов, но и на уровне шин и памяти. Работа каналов синхронизирована. В наиболее эффективном случае осуществляется потактовая проверка совпадения сигналов W_1 и W_2 на внутренних контрольных точках с помощью БСС1. При возникновении ошибки сигнал Y воздействует на БСС2 и отключает УО, а также переводит оба канала в защитное состояние по входам Φ . Структура обладает высоким уровнем безопасности. Проблему могут составить одинаковые программные ошибки в каналах.

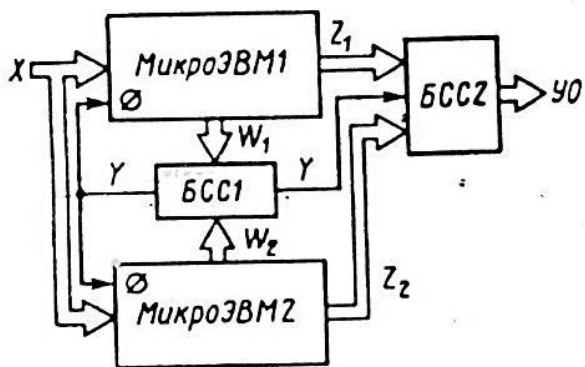


Рис. 11.22. Структурная схема дублированной системы с сильными связями

Дублированная система с тестированием и сильными связями (рис.11.23) содержит в дополнение к предыдущей структуре генератор тестов ГТ и мультиплексор МКС и применяется, если множество входных воздействий X не обеспечивает необходимую «глубину» проверки каналов обработки информации. В этом случае в процессии рабочего

функционирования периодически выделяются отрезки времени, в течении которых спомощью мультиплексора сигналы X отключаются от входов системы, и к последним подключается генератор тестов. Результаты тестирования обоих каналов сравниваются БСС1. При обнаружении ошибки система переводится в защитное состояния. Данный принцип используется также тогда, когда система большую часть времени рабочего функционирования находится в ждущем режиме(при этом сигналы X длительное время не изменяются).

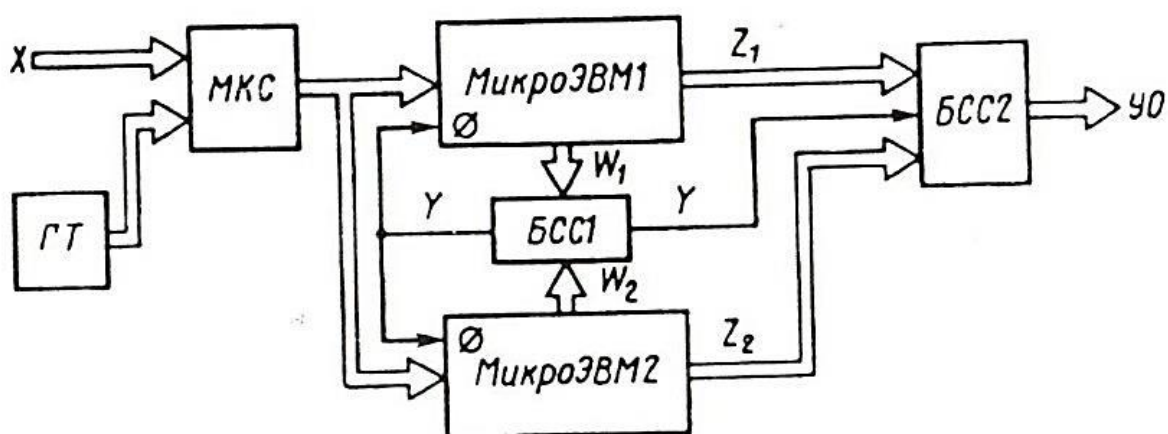


Рис. 11.23. Структурная схема дублированной системы с тестированием

Самопроверяемая дублированная система (рис.11.24) состоит из двух каналов, построенных в виде самопроверяемых устройств [34, 36]. Сигналы контроля W_1 и W_2 , формируемые ССВК1 и ССВК2, сравниваются ССВК3. Последняя вырабатывает сигнал ошибки Y . Минимальная кратность не обнаруживаемых отказов равна четырем – по два отказа в каждом канале, которые не обнаруживаются ССВК и одинаково искажают выходные сигналы Z_1 и Z_2 . само контроль каналов может быть аппаратным и программным. Возможно использование независимых программ в каждом процессоре.

Троированная мажоритарная система (рис.11.25) имеет три независимых канала обработки информации работа каналов синхронизирована и сравнивается с помощью безопасного мажоритарного элемента БМЭ. Данная структура, так же как и дублированная (см. рис.11.21),

используется наиболее часто безопасность ее сравнима с безопасностью дублированной системы, но отказоустойчивость выше.

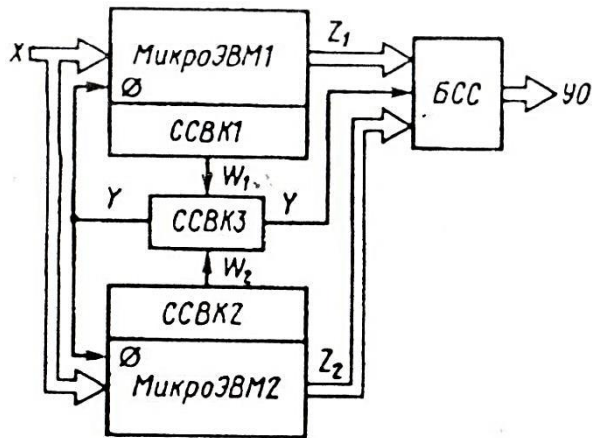


Рис. 11.24. Структурная схема само-проверяемой дублированной системы

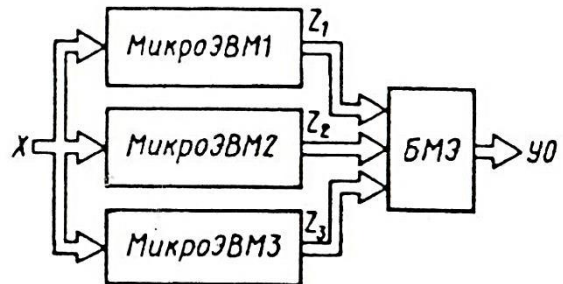


Рис. 11.25. Структурная схема троированной мажоритарной системы

Рассмотренные структуры и принципы построения безопасных систем часто используются и в сочетании, дополняя друг друга. Базовыми обычно являются дублированная (см. рис. 11.21) и троированная (см. рис. 11.25) структуры.

Рассмотрим двухканальную структуру сильными связями безопасного микропроцессорного блока типа SIMIS, разработанного фирмы SIEMENS (Германия) (рис. 11.26). Он содержит две идентичные микроЭВМ с общим тактовым генератором ТГ, работающие в условии жесткой синхронизации, безопасное устройство сравнения БСС и блок питания БП. Безопасность блока SIMIS основана на непрерывном контроле совпадения результатов обработки информации в шинах данных, адресной и управления обеих микроЭВМ. Тестовые программы не обладают приоритетом и запускаются в паузах между основными программами. В течении заданного времени обнаружения отказов они обеспечивают вывод в БСС содержимого всех ячеек памяти и результатов реализации функций микро процессоров типа Intel 8080.

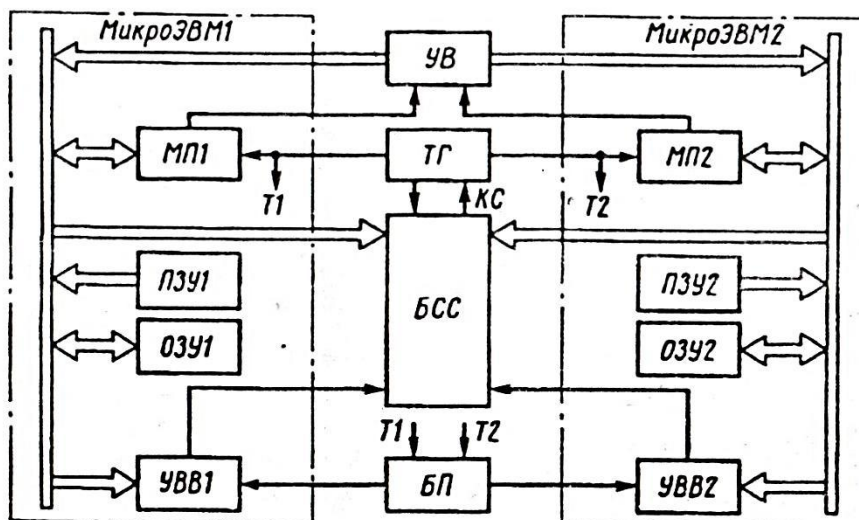


Рис. 11.26. Структурная схема безопасного микропроцессорного блока SIMIS

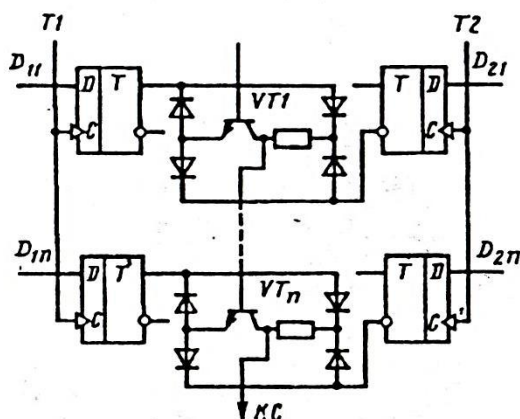


Рис. 11.27. Схема компаратора блока SIMIS

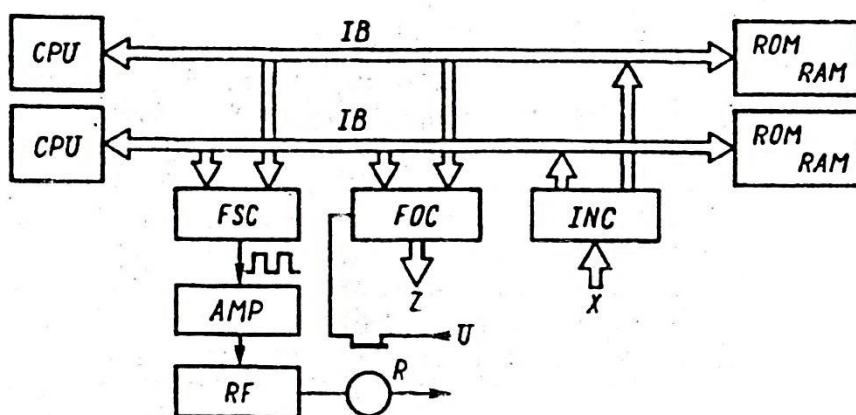


Рис. 11.28. Структурная схема системы SMILE

В блоке SIMIS применяют компаратор БСС (рис. 11.27). Каждая пара сравниваемых битов D_{1i} и D_{2i} обеспечивает открытие усилителя на транзисторах $VT1-VTn$, питаемого через диодный мост от прямого и инверсного выходов D-триггеров. Последние образуют буферные регистры данных, в которые заносятся

в мгновенные состояния шин данных или выходных сигналов, вырабатываемых микроЭВМ. При несовпадении контролируемых битов усилитель не формирует контрольный сигнал КС, которые в этом случае не дает разрешения на формирования очередных тактовых импульсов Т1 и Т2 генератора ТГ (см. рис. 11.26). Блок SIMIS при этом или перезапускается с контрольной точки, или отключается.

Первые установки, построенные на базе блока SIMIS, начали внедряться на железных дорогах Германии с 1980г. В частности, так построены системы МПЦ, эксплуатируемые на городской железной дороге Франкфурта-на-Майне (1986г.) и на высокоскоростной линии Мангейм-Штутгарт (1988г.).

В Японии применяется двухканальная структура безопасной микропроцессорной системы μ SMILE (рис. 11.28) [1].

Два процессора CPU, работающие по одинаковой программе, синхронизируются задающим генератором. Данные, передаваемые по внутренним шинам IB, сравниваются поразрядно в каждом цикле с помощью быстродействующего безопасного компаратора FSC.

Нормально компаратор формирует на выходе импульсные сигналы, которые через усилитель AMP и выпрямитель RF выключают реле постоянного тока R. При рассогласовании в работе процессоров импульсный сигнал не выдается, реле R обеспечивается и отключает питание U с выходных схем FOC. Последние состоят из безопасных схем И, которые сравнивают одноименные выходные сигналы процессоров в шинах IB и образуют выходные сигналы системы Z. Если выходные сигналы процессоров не совпадают или возникает неисправность самой схемы FOC, последняя переключается в защитное состояние, отключая выходы Z. Входная схема INC имеет избыточную структуру, и ее безопасность обеспечивается методами программного диагностирования.

Трехканальная структура безопасной микропроцессорной системы SMILE (Япония) (рис. 11.29) строится по схеме тройного резервирования с включением в информационные каналы трех микропроцессоров CPU мажоритарных блоков MVR [43]. Синхронизатор WDT с тройным резервированием обеспечивает

синхронную работу микропроцессоров. Информация, передаваемая по шинам при каждом обращении к оперативному RAM и постоянному ROM запоминающим устройствам или устройствам ввода INC и выводу FOC, проверяется поразрядной с частотой $f=1$ МГц в каждом машинном цикле. Несоответствие в работе микропроцессоров корректируется по приоритетному принципу, но не устранение отказа может привести к двойному повреждению. Для исключения последствий таких повреждений сигналы на входах и выходах блоков MVR во всех трех каналах сравниваются с помощью быстродействующего безопасного компаратора FSC, воздействующего на блок управления режимами работы MCC.

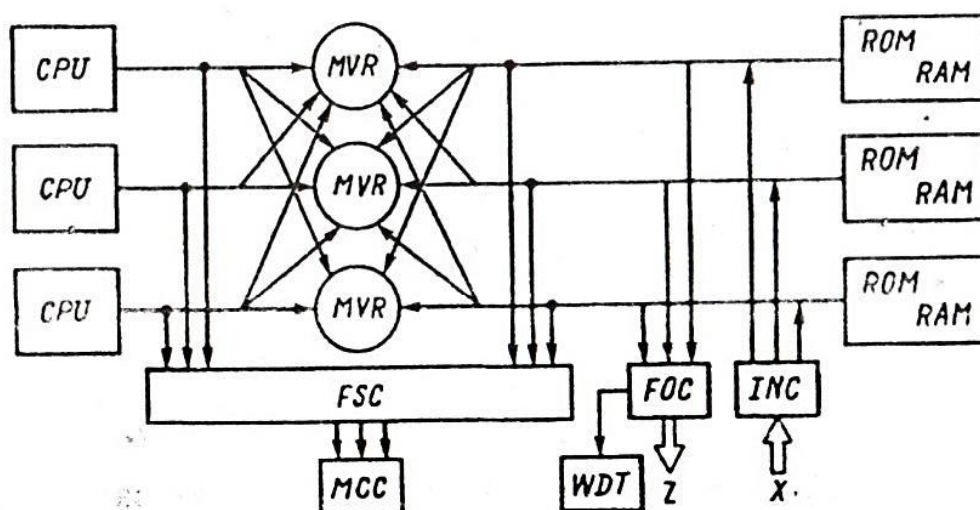


Рис. 11.29. Структурная схема трехканальной системы SMILE

Компаратор FSC (рис. 11.30) содержит регистры PSR с параллельным вводом данных из информационных шин А и В и последовательным выводом, работа которых синхронизируется блоком управления СВ. С помощью реверсивного сдвигового регистра BSR компаратор может поразрядно сравнивать 16-разрядные слова в каждом машинном цикле. Такое сравнение приводится между каждыми двумя парами микропроцессоров. Схема компаратора предусматривает отключение неисправного выхода от регистра BSR и выключение электромагнитного реле постоянного тока R, когда не совпадает информация в шинах А и В или отказывает компаратор. Для сравнения каждого входа или выхода любых двух мажоритарных блоков MVR (см. рис. 11.29) из трех необходимо установить шесть комплектов FSC. Неисправный микропроцессор

обнаруживается с помощью логической схемы, после чего система переходит от режима тройного резервирования к двухканальному.

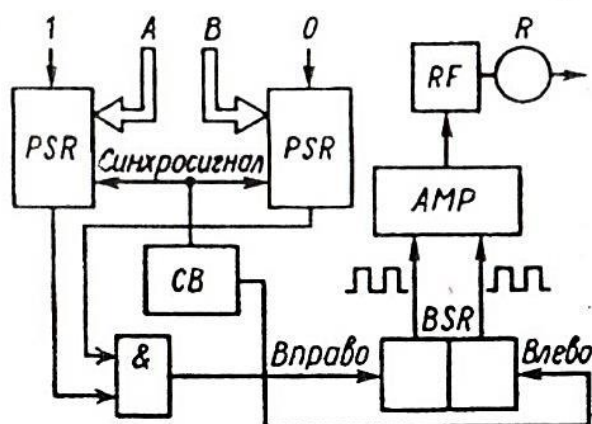


Рис. 11.30. Структурная схема компаратора системы SMILE

Первые системы SMILE были введены в эксплуатацию на железных дорогах Японии в 1985г. На их основе построены системы МПЦ, электронной блокировке поездов на перегоне, автоматической локомотивной сигнализации непрерывного типа на высокоскоростной магистрали Синкасен, переездной сигнализации. К 1992г. эти системы насчитывали примерно 650 безопасных микроЭВМ. Ни одна из них не имела опасных отказов.

2. Устройства сопряжения с объектами

Серьезной проблемой при построении МПЦ является организация взаимодействия с использованными объектами. Схемные решения устройств сопряжения с объектами (УСО) не должны иметь опасных отказов, т.е. с определенной вероятностью должны исключать ложное включение исполнительных объектов на выходе УСО при отказе его элементов. Эта проблема во многом похожа на проблему построения безопасных логических элементов [33], поэтому в таком случае используются аналогичные принципы и методы.

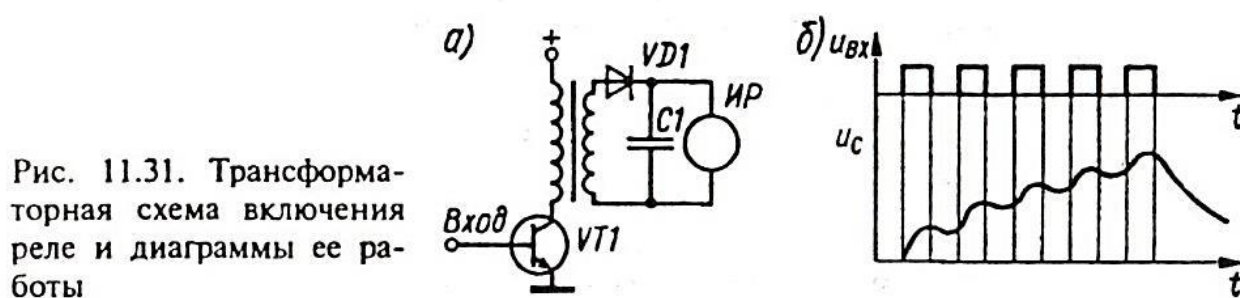
Во всех известных действующих схемах МПЦ согласование управляющего вычислительного комплекса с напольными объектами (стрелки, светофоры, рельсовые цепи и др.) выполняется через релейные схемы сопряжения.

Преимуществами такого решения является то, что реле имеют высокую устойчивость к электромагнитным помехам и перенапряжениям и служат элементами идеальной гальванической развязки. Недостатки состоят в ограниченном ресурсе реле, потребности в профилактическом обслуживании и специфичности производства релейных приборов.

Другое решение реализации УСО – построение полностью бесконтактных схем. В этом случае не требуется профилактическое обслуживание, УСО более технологичны в изготовлении, не содержат специализированных элементов. Однако проблема безопасности при этом решается более сложными методами, что определяет высокую сложность бесконтактных УСО.

В релейных УСО для включения исполнительных реле ИР I класса надежности используются трансформаторные, конденсаторные и оптронные схемы.

В трансформаторной схеме (рис. 11.31, а)



происходит, двойное преобразование входных импульсных сигналов, поступающих из компьютера, - дифференцирование с использованием трансформатора и интегрирование с использованием диода и конденсатора. При импульсной работе заряжается конденсатор, и на его обкладках устанавливается напряжение, необходимое для срабатывания ИР (рис. 11.31, б). Повреждение любого элемента схемы приводит к отсутствию напряжения на реле, или это напряжение становится меньше напряжения отпускания. Недостатком схемы

является наличие трансформатора как элемента нетехнологичного при изготовлении.

Для включения ИР поляризованного типа (например, реле ПЛ) используется конденсаторный дешифратор-выпрямитель (рис. 11.32, а).

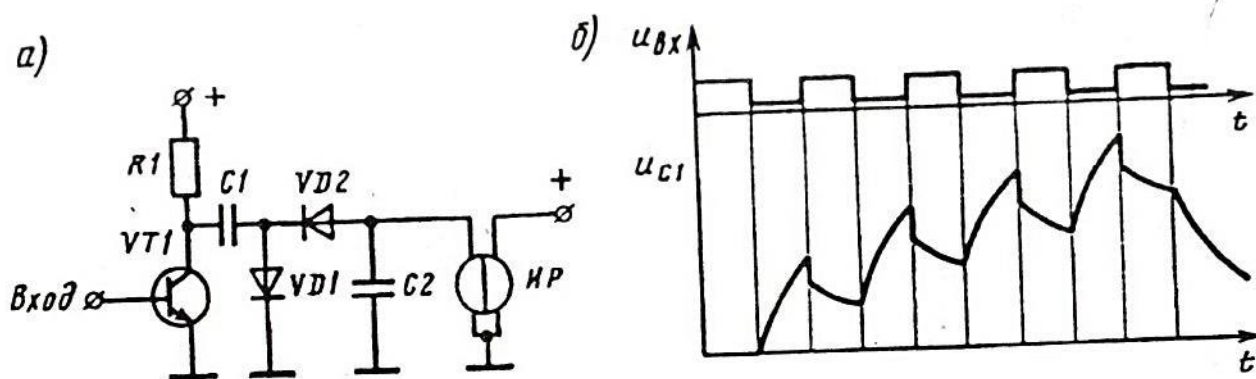


Рис. 11.32. Конденсаторная схема включения реле и диаграммы ее работы

Во время паузы, когда транзистор VT1 закрыт, заряжается конденсатор C1 через диод VD1 (рис. 11.32, б). Во время импульса конденсатор C1 разряжается через открытый транзистор VT1, конденсатор C2 и рабочую обмотку реле ИР. Во время следующей паузы конденсатор C1 подзаряжается, а конденсатор C2 разряжается на обмотку ИР. Повреждения всех деталей схемы приводят к выключению реле ИР.

В дублированных системах реле ИР должно включаться с контролем совпадения (или инверсного совпадения) сигналов от двух компьютеров (рис. 11.33) [6]. На входы x_1 , x_2 схемы поступают инверсные импульсные сигналы, которые управляют ключевыми схемами на транзисторах VT1- VT3. Транзисторы VT1и VT3 поочередно подключают источники положительного и отрицательного напряжения ко входу схемы выпрямителя с умножением напряжения, собранной на диодах VD1-VD6 и конденсаторах C1-C6.

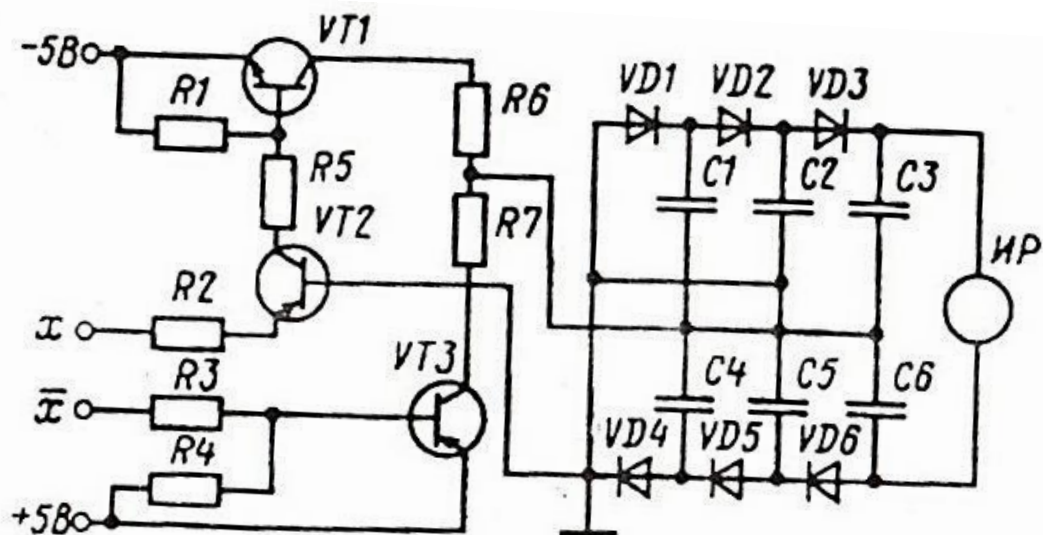


Рис. 11.33. Схема включения реле с конденсаторным умножителем напряжения

Напряжение источника питания (5 В) должно быть меньше напряжения отпускания якоря реле ИР. Поэтому реле притягивает якорь только после многократного поступления импульсных инверсных сигналов x и $\bar{x}$, когда в результате процессов заряда конденсаторов и накопления энергии схема выпрямителя с умножением формирует напряжение, достаточное для срабатывания реле ИР. Если прекращается поступление импульсных сигналов на вход или происходит отказ любого элемента схемы, то на обмотку реле ИР подается напряжение, недостаточное для удержания якоря.

Принцип использования оптронных связей иллюстрирует схема мажоритарного элемента (рис. 11.34.), используемого для включения реле ИР в трехканальных системах. Поляризованное реле ИР включается при синхронном поступлении последовательностей импульсов хотя бы на два входа из трех. При этом во время импульсов заражаются конденсаторы $C1$ - $C3$; во время интервалов они разряжаются на светодиоды оптопар $VO1$ и $VO2$ через резисторы $R1$ и $R2$. Напряжение, воздействующее на светодиоды, равно сумме напряжений на конденсаторе и источнике питания. В результате этого переключаются фототранзисторы оптопар $VO1$ и $VO2$, и на входе схемы выпрямителя с преобразованием полярности (конденсаторы $C4$, $C5$ и диоды $VD6$, $VD7$)

формируются импульсные сигналы положительной полярности. Конденсатор С5 накапливает энергию, необходимую для включения реле ИР. Если импульсные сигналы присутствуют только на одном входе из трех, то напряжения, действующего на светодиоды, недостаточно для переключения оптронов, и реле ИР не включается. Аналогичные процессы происходят при повреждениях всех элементов схемы.

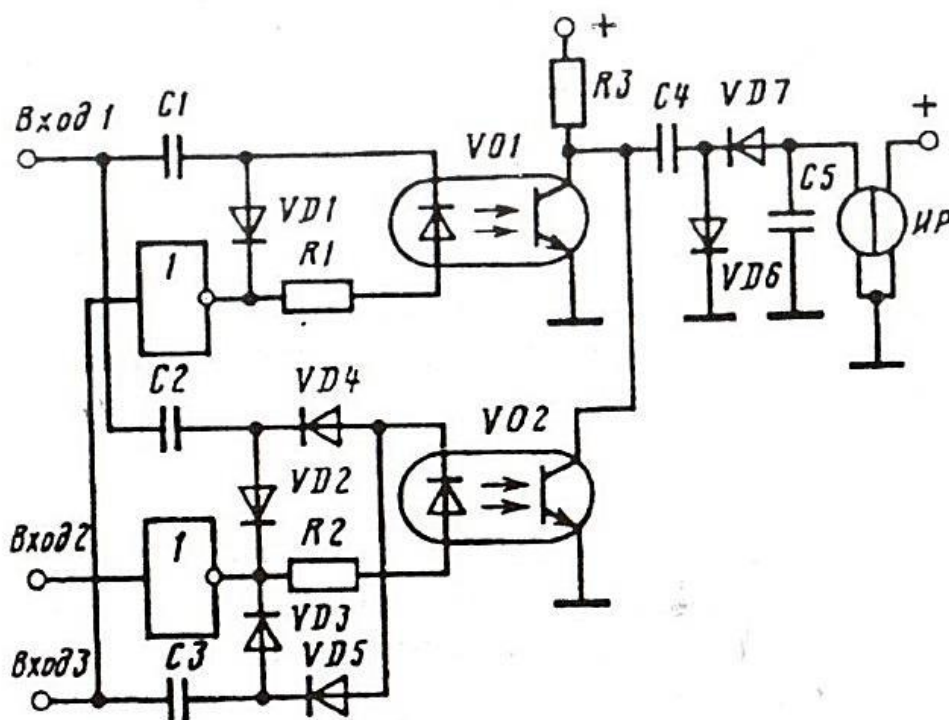


Рис. 11.34. Схема мажоритарного элемента

Контакты реле ИР, включаемых с помощью рассмотренных УСО, используются для управления объектами ЭЦ так же, как в релейных централизациях. В ряде систем МПЦ для этих цепей применены бесконтактные схемы.

В безопасной схеме включения лампы светофора (рис. 11.35), разработанной в Болгарии, цепь лампы Л коммутируется с помощью тиристора VS, базовая цепь которого включена последовательно с фототранзистором оптрона О[16]. Светодиод оптрона включается через схему И от управляющих сигналов из параллельного периферийного адаптера ППА (основного или резервного). В регистры адаптеров информация поступает из микропроцессоров МП (основного и резервного).

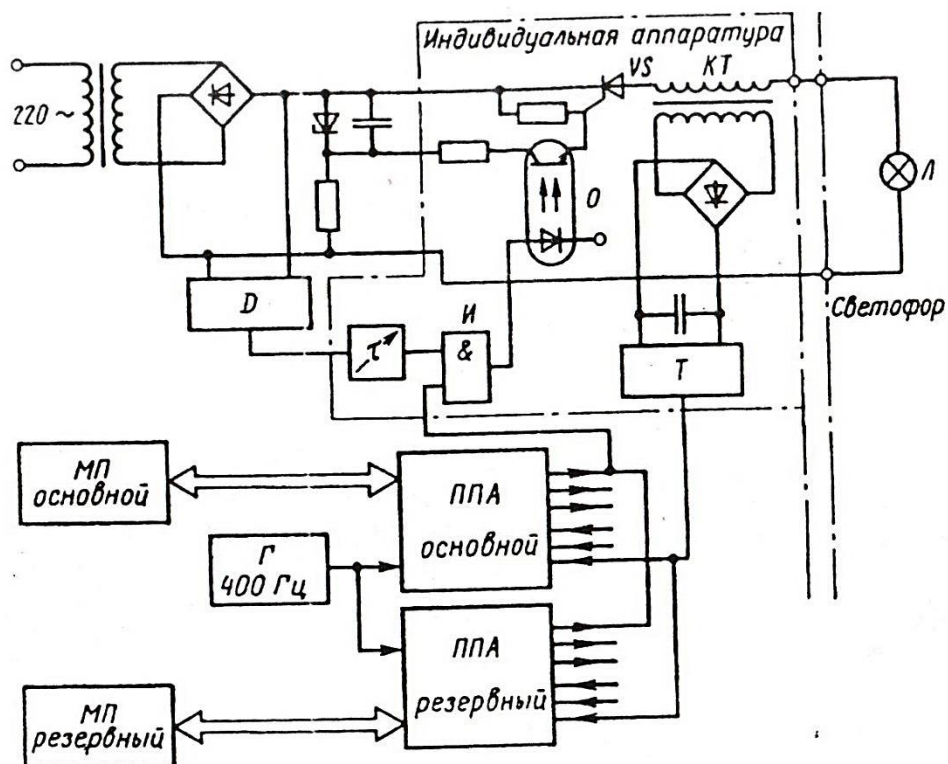


Рис. 11.35. Схема включения лампы светофора

Схема допускает индивидуальную плавную регулировку режима свечения лампы изменением режима отсечки при управлении тиристором с помощью специальных блоков Ди т. Контрольная цепь состоит из контрольного трансформатора КТ и порогового элемента Т, формирующего при горении и целостности лампы сигнал, поступающий на входы ППА.

Кроме безопасного управления объектами, в МПЦ должен обеспечиваться безопасный ввод информации о состоянии объектов, например о состоянии светофорной лампы.

В схеме связи МПЦ с рельсовыми цепями (рис. 11.36) выходные регистры ВР, управляемые микропроцессорами МП, формируют взаимноинверсные импульсные тактовые сигналы Т и $\bar{T}$. Последние через контакт путевого реле ПР воздействуют на оптроны О1 и О2, формирующие эхосигналы Т, $\bar{T}$, которые поступают во входные регистры ВхР. При занятой рельсовой цепи эхосигнал меняет свою фазу на противоположную.

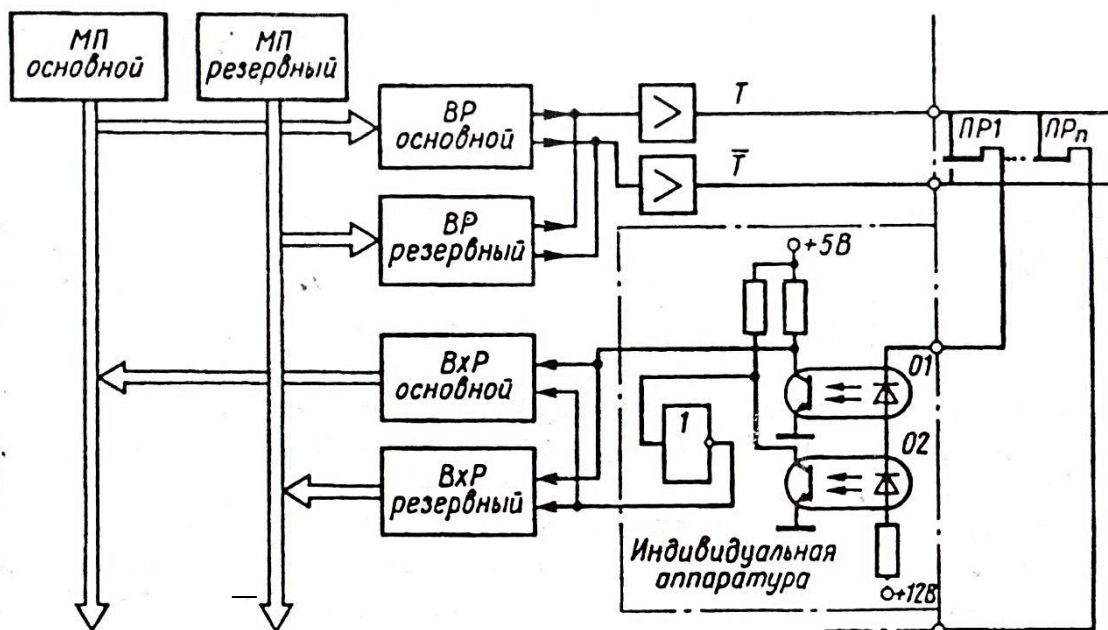


Рис. 11.36. Схема связи МПЦ с рельсовыми цепями

3. Микропроцессорная централизация «Ebilock-950»

В микропроцессорной централизации системы *Ebilock-950* за основу алгоритма работы МПЦ принят алгоритм работы системы релейной централизации, выполненной по альбому ЭЦ-12-90. Ядром системы МПЦ является центральный компьютер, который безопасным способом осуществляет все взаимозависимости, принятые для электрических централизаций стрелок и сигналов. Он также осуществляет взаимодействие с системами управления и наблюдения (АРМ ДСП и АРМ ШН) и системой объектных контроллеров, непосредственно управляющих электроприводами стрелок, сигналами,

интерфейсными реле. Через эти реле передается статус состояния рельсовых цепей и всех систем, увязанных с компьютерной централизацией, а также состояния системы связи объектных контроллеров с центральным компьютером и системы электропитания. Безопасность обеспечивается системой управления качеством за счет выявления отказов, при которых система приходит в «защитное» состояние.

Структурная схема компьютерной централизации *Ebilock-950* примерной станции, приведенная на рис. 11.5, с децентрализованным расположением оборудования. Система с децентрализованным размещением оборудования построена по модульному принципу, при котором аппаратура непосредственного управления объектами (ОК) центральной горловины станции и центральный процессор, реализующий логику взаимозависимости и формирование приказов, размещены на посту ЭЦ, а аппаратура управления объектами горловин станции размещается в модулях МПК контейнерного типа. Центральный процессорный модуль, основной функцией которого является реализация алгоритмов МПЦ, получает команды от системы управления и контроля, а информацию о текущем состоянии объектов станции – от системы объектных контроллеров. Результаты вычислений в виде приказов, а также результаты изменений состояний напольных объектов посылаются соответственно в систему объектных контроллеров и систему управления и контроля. Связь с объектными контроллерами реализована путем последовательного опроса через двухнаправленный канал передачи. Объектный контроллер связан с линией передачи через концентратор.

Непосредственно связь центрального компьютера с объектными контроллерами осуществляется по четырехнаправленному кабелю через модемы и концентраторы. Это позволяет размещать объектные контроллеры в непосредственной близости от станционных объектов управления, тем самым значительно уменьшая расход кабеля СЦБ по сравнению с размещением всего оборудования на центральном посту, когда необходимо тянуть кабель до каждой нити светофора, контакта электропривода, обмотки реле и т.д. При этом объект обслуживания (рельсовая цепь, электропривод, светофор) находится в

непосредственной близости от системы управления и контроля, что может облегчить поиск повреждений и регламентное обслуживание. Решение по размещению оборудования зависит от местных условий и требований заказчика. Система связи построена таким образом, что при обрыве кабеля в одном месте информация продолжает поступать на

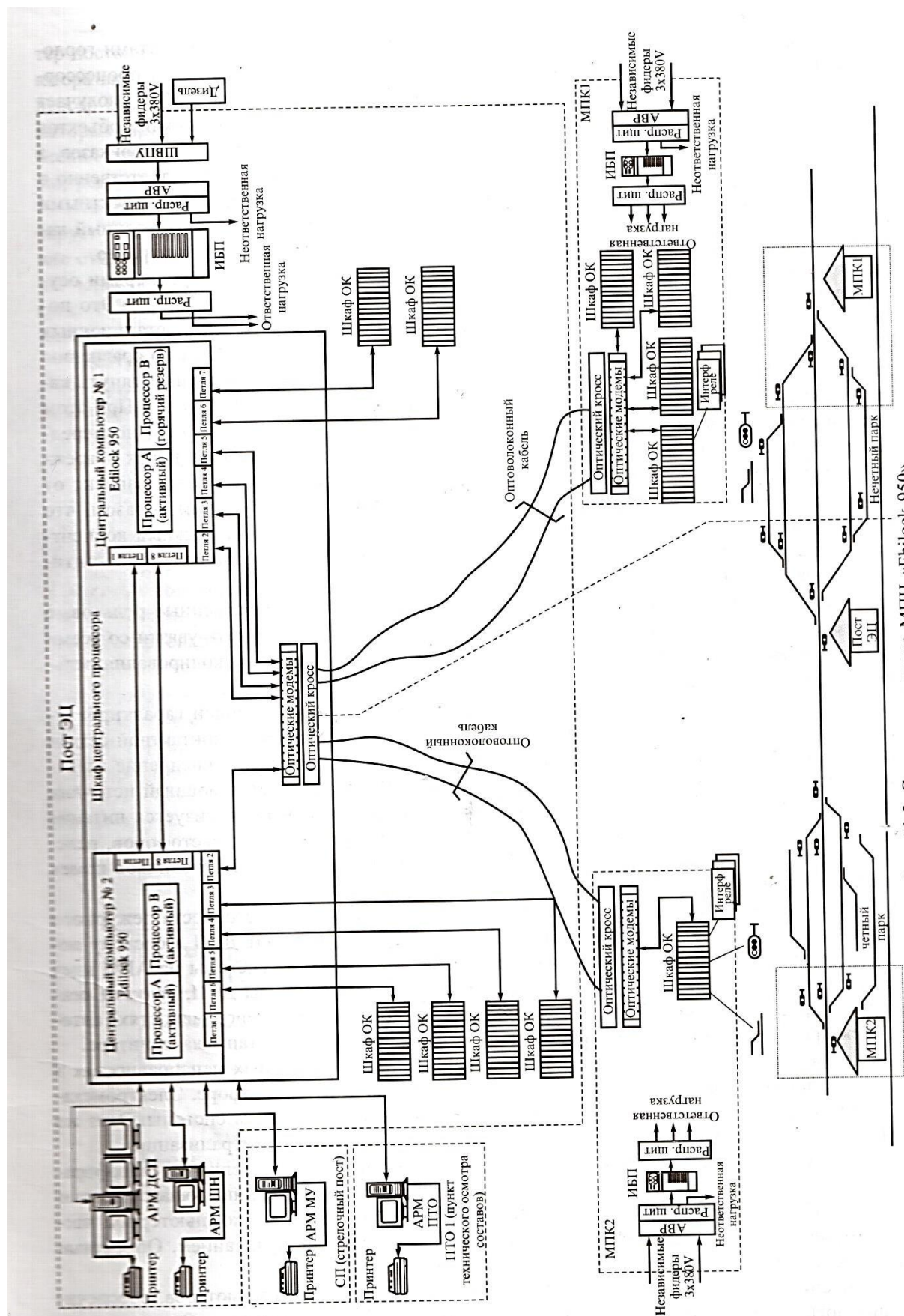


Рис. 1.5. Структурная схема МПС «ЕbiLock-950»

каждый концентратор с разных направлений. Для устройства петли связи используется волоконно-оптический кабель (см. рис. 11.5).

Объектные контроллеры системы *Ebilock-950* используют отечественные рельсовые цепи, светофоры, электроприводы, реле и дают возможность осуществлять увязки со всеми существующими системами автоблокировки, переездной сигнализации, кодирования рельсовых цепей, САУТ и др. системами.

До настоящего времени не было надежной системы, обеспечивающей гарантированную работу электронных устройств СЦБ. Грозы, короткие замыкания в контактной сети и другие помехи приводили к непредсказуемым отказам, что сдерживало внедрение электронных устройств в системах СЦБ. В систем *Ebilock-950* используется мощный источник бесперебойного питания с необслуживаемой батареей, от которого организуется питание как электронных устройств, так и рельсовых цепей, электроприводов, светофоров, реле. Кроме этого, в системе применяется специальная аппаратура защиты от источников помех с линии, а правила заземления устройств имеют некоторые отличия.

Управление МПЦ осуществляется с автоматизированного рабочего места дежурного по станции (АРМ ДСП), созданного на базе промышленной ЭВМ. От ДСП в систему поступают команды (например, отмена или установка маршрута), из системы на АРМ идет индикация – визуальное представление событий на станции. Команды ДСП, приказы центрального компьютера, состояние объектов, алармы (сообщения о неисправностях) автоматически регистрируются в журнале событий и могут быть распечатаны на принтере.

На терминал электромеханика поступает информация о различных неисправностях в системе, например, обрыв петли связи или перегорание лампы в светофоре. Электромеханик дает чисто технические команды, связанные с функционированием системы. Этот же АРМ позволяет анализировать протокол действий ДСП и работы централизации.

Для непосредственного управления станционными объектами (стрелками, светофорами, сигналами и т.д.) служит система объектных контроллеров (СОК), являющаяся частью системы МПЦ. Данная система осуществляет взаимодействие между компьютерной частью централизации с релейными устройствами и

напольным оборудованием. Объектные контроллеры монтируются в специальных шкафах.

Центральный процессорный модуль системы состоит из двух компьютеров, обеспечивающих логику действий МПЦ и условия безопасности движения поездов. Один компьютер постоянно находится в работе, второй – в «горячем резерве». В состав каждого компьютера входят два аппаратных канала обработки информации – «Процессор А» и «Процессор В», реализующих соответственно диверситетные А и В программы. Все функции, к которым предъявляются требования безопасности реализуются в двух независимых логических каналах. Функции, связанные с обеспечением интерфейса с внешними устройствами, реализует сервисный процессор.

Компьютер, который находится в состоянии «горячего резерва», постоянно актуализирует данные, поэтому существует готовность системы перейти на резервный канал в случае отказов или сбоев в основном канале обработки информации. Оба компьютера связаны через петли связи с концентраторами, расположенными на посту ЭЦ и в модулях МПК (рис. 11.6).



Рис. 11.6. Центральный процессорный модуль системы «Ebilock-950»

При переключении компьютеров происходит автоматическая перекоммутация петель связи.

Центральный процессор обеспечивает:

- трансформацию команд от системы управления в приказы, которые безопасным образом передаются стрелкам, светофорам и другим устройствам;
- замыкание объектов в маршруте;
- искусственное и автоматическое размыкание маршрутов;
- другие функции централизации в соответствии с техническим заданием на систему МПЦ.

Модули объектных контроллеров установлены в горловинах станции в местах наиболее приближенных к напольным объектам нечетного и четного парков станции (МПК1 и МПК2 на рис. 11.5). В модулях МПК и на посту ЭЦ располагаются концентраторы связи, объектные контроллеры, релейная часть аппаратуры рельсовых цепей, кодирования, обдувки стрелок, увязки с переездом и другими устройствами и системами, а также устройствами электроснабжения.

Питание устройств МПЦ, расположенных в пассажирском здании, осуществляется от двух независимых источников питания первой категории и резервного станционного дизель-генератора. Питающая установка состоит из: входного распределительного щита, устройств бесперебойного питания мощностью 20кВ·А с встроенной необслуживаемой аккумуляторной батареей, изолирующего трансформатора и выходного распределительного щита. Такая организация питания устройств МПЦ (центрального процессора, компьютеров, объектных контроллеров, концентраторов, рельсовых цепей, стрелочных электроприводов, светофоров, реле, устройств переездной сигнализации и др.) обеспечивает необходимое время резервирования питания и защиту устройств МПЦ от перенапряжения в сети.

Программа логики централизации. Программа логики централизации представляет собой комплекс правил управления различными устройствами на основании полученной с поля информации и действий дежурного по станции. Эти правила включают в себя также функции передачи информации для отображения состояний напольных объектов на АРМ дежурного по станции. Они выполняются безопасным образом в центральном компьютере *Ebilock-950* с помощью двух

процессоров, работающих параллельно, с последующей безопасной проверкой результатов расчетов.

Функции централизации подразделяются на различные подсистемы. Тестирование включает в себя проверку каждой из подсистем в отдельности, так и окончательную проверку в составе всего комплекса централизации.

Основой для создания тестовых инструкций был использован специальный документ Test Specification (описание тестов), который содержит полный набор тестов с целью проверки функциональности и безопасности программы логики и составлен с использованием специальной методики. На основе этого документа были созданы тестовые инструкции – специального рода директивы, воспринимаемые и обрабатываемые компьютером в автоматическом режиме.

Существует два основных принципа построения электрической централизации: свободный монтаж, при котором все зависимости устанавливаются индивидуально для каждой станции путем набора электрической схемы из отдельных реле; географический, при котором ЭЦ представляет собой набор готовых блоков, соединенных по плану станции.

В создании централизации, построенной на основе компьютера, используются оба принципа. Географический принцип построения требует больших затрат при создании стандартных блоков, из которых может быть собрана программа логики для конкретной станции. Когда все зависимости будут описаны и вложены в блоки, то применение их не вызывает больших трудностей и требует значительно меньше времени на проектирование.

4. Схема управления стрелочным электроприводом в системах микропроцессорной централизации

Для управления стрелками в системах микропроцессорной централизации применяется семипроводная схема (рис. 4.15). Провода Л1-Л3 используются для подачи питания на обмотки электродвигателя. Контроль положения стрелки осуществляется по линейным проводам Л4-Л7, причем для контроля разных положений стрелки используется индивидуальная пара линейных проводов.

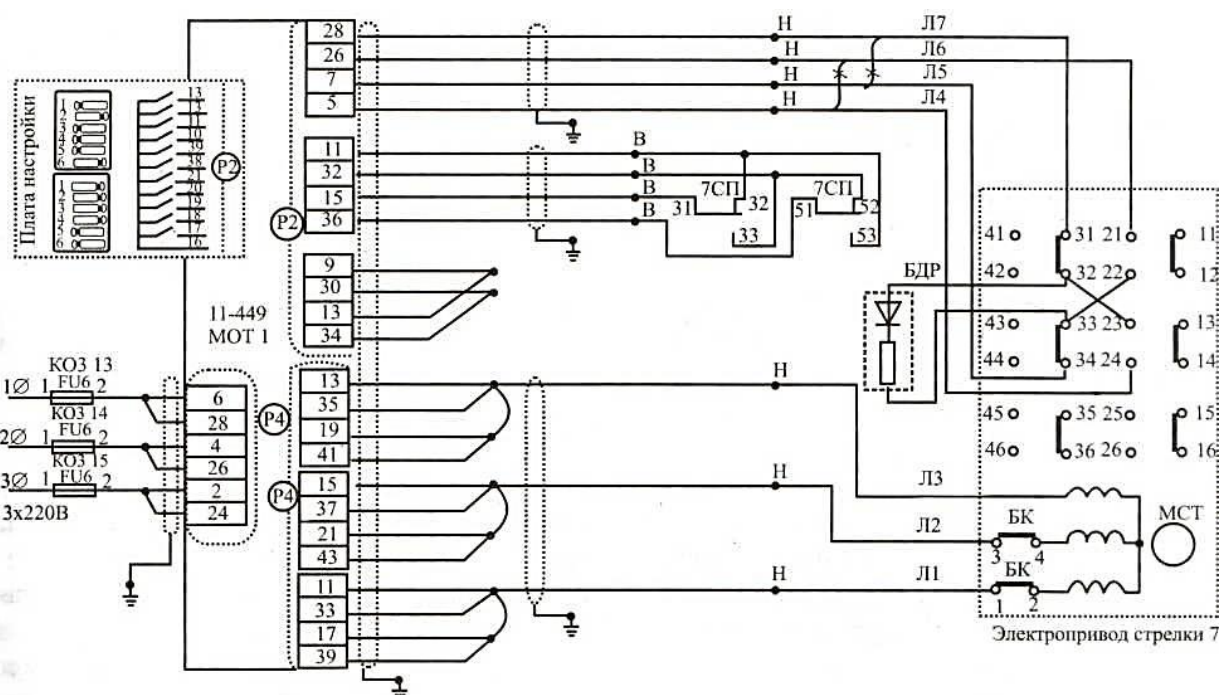


Рис. 4.15. Схема управления стрелочным электроприводом в микропроцессорной централизации

При переводе стрелки объектный контроллер получает команду от центрального процессора через концентратор связи, включенный в одну из петель связи, и плата MOT1 формирует рабочую цепь для перевода стрелки./Отсутствие ранее заданного маршрута по данной стрелке контролируется программным центральным процессором, а свобода изолированного участка, в который входит переводимая стрелка, проверяется фронтовыми контактами путевых реле, подключенными к объектному контроллеру. Окончание перевода стрелки контролируется замыканием контрольных контактов автопереключателя, в результате чего объектный контроллер посылает сообщение центральному процессору о переводе стрелки в надлежащее положение. Рабочие контакты первой и четвертой групп автопереключателя стрелочного электропривода в схеме управления стрелкой не задействованы. Выключение питания на обмотки электродвигателя выполняет объектный контроллер после получения информации об окончании перевода стрелки. Для соединения объектного контроллера со стрелочным электроприводом применяется сигнально-блокировочный кабель с парной скруткой жил, которые должны быть экранированы для снижения уровня мешающих влияний.

Индикация фактического положения стрелок после окончания их перевода

отображается на дисплее, установленном на рабочем месте ДСП, в виде включения контрольных виртуальных ламп или появления световой полосы зеленого или желтого цвета в зависимости от категории задаваемого маршрута, повторяющей его конфигурацию. Электромеханик имеет возможность контролировать положение стрелок на мониторе, устанавливаемом на его рабочем месте.